

Synthèse d'un séquenceur synchrone

Site Internet :
www.gecif.net

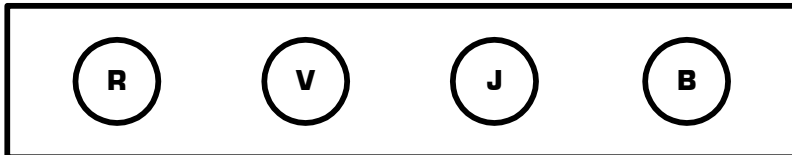
Type de document :
TP

Intercalaire :

Date :

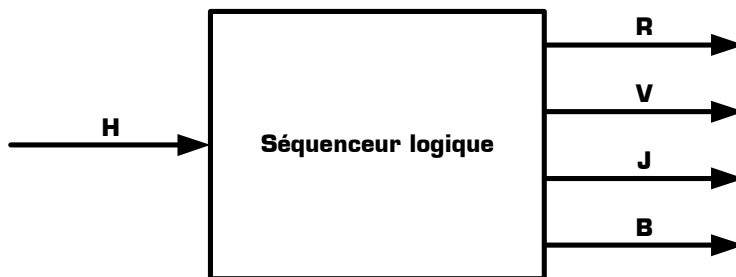
I - Mise en situation et énoncé du problème

On désire réaliser un séquenceur logique permettant d'alimenter une rampe de 4 spots, dans un ordre pseudo aléatoire déterminé à l'avance. Les 4 spots de la rampe, tous de couleur différente, sont **Rouge**, **Vert**, **Jaune** et **Bleu**, et sont symbolisés par la première lettre de leur couleur :



La table de fonctionnement de la rampe de spots est donnée ci-contre, en 16 étapes qui se répètent indéfiniment, et laisse apparaître certains motifs originaux dans l'allumage des lampes.

Le séquenceur que nous allons créer possède une entrée H, et 4 sorties R, V, J et B alimentant chacun un des 4 spots :



Etape	Spots allumés	Spots éteints
1	R	V J B
2	R V	J B
3	R V J	B
4	R J V B	<i>aucun</i>
5	V	R J B
6	R J	V B
7	V B	R J
8	R J B	V
9	V J	R B
10	B	R V J
11	R B	V J
12	V J B	R
13	R V B	J
14	J B	R V
15	J	R V B
16	<i>aucun</i>	R V J B

II - Conception du séquenceur

II - 1 - Sachant que si une sortie du séquenceur est à 1 le spot correspondant sera allumé, complétez ci-contre la table de fonctionnement du séquenceur.

Pour réaliser ce séquenceur, nous allons utiliser 4 bascules JK comme le montre la structure de base en haut de la page 2. Le séquenceur étant synchrone, toutes les entrées d'horloge des bascules sont reliées ensemble : il s'agit du signal d'entrée H du séquenceur.

A chaque front actif du signal d'horloge H, une bascule réagira en fonction des états **qui étaient présents** sur ces entrées J et K **avant** le front d'horloge. Les équations des entrées J et K de chaque bascule à une étape n, se déterminent donc à partir de l'état qu'il y a sur les sorties à cette étape n, **mais en connaissant les valeurs que l'on veut obtenir sur les sorties à l'étape n + 1** [c'est-à-dire à l'étape suivante].

II - 2 - Sachant que chacun des spots sera branché sur la sortie principale d'une des bascules selon la correspondance ci-dessous, recopiez la table de fonctionnement dans la colonne « **Etape n** » de gauche du tableau de la page 2.

Etape	R	V	J	B
1				
2				
3				
4				
5				
6				
7				
8				
9				
10				
11				
12				
13				
14				
15				
16				

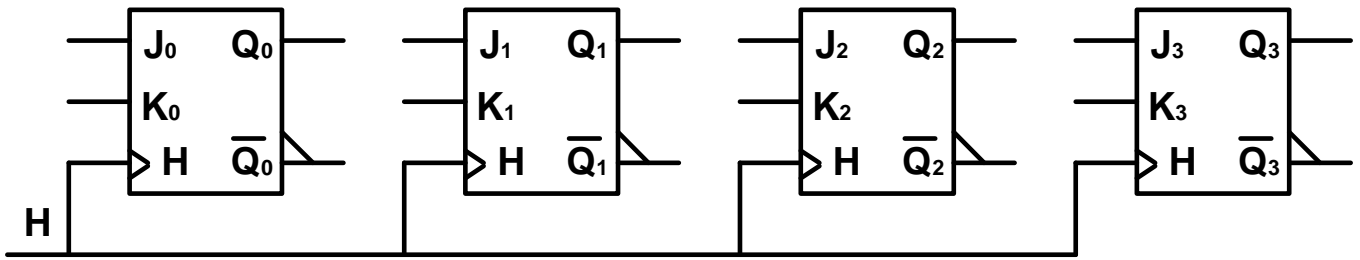
Correspondance entre les spots et les sorties des bascules JK :

R = Q₀

V = Q₁

J = Q₂

B = Q₃



Structure de base du séquenceur synchrone utilisant 4 bascules JK

Sorties								Entrées							
Etape n				Etape n + 1				Etape n							
Q ₀	Q ₁	Q ₂	Q ₃	Q ₀	Q ₁	Q ₂	Q ₃	J ₀	K ₀	J ₁	K ₁	J ₂	K ₂	J ₃	K ₃

II - 3 - Complétez la colonne « **Etape n + 1** » du tableau ci-dessus, en indiquant pour chaque sortie et à chaque étape l'état attendue à l'étape suivante.

II - 4 - Lors du passage d'une étape n à l'étape suivante n + 1, c'est-à-dire lorsque l'horloge d'une bascule reçoit un front actif, 4 transitions sont possibles concernant l'ancien et le nouvel état de la sortie de la bascule. Cochez dans le tableau ci-dessous les modes de fonctionnement utilisables pour chacune des 4 transitions :

	Etat de la sortie à l'étape n	Etat de la sortie à l'étape n + 1	Modes de fonctionnement possibles de la bascule JK pour effectuer cette transition
Transition 1 →	0	0	<input type="checkbox"/> mémorisation <input type="checkbox"/> mise à 0 <input type="checkbox"/> mise à 1 <input type="checkbox"/> basculement
Transition 2 →	0	1	<input type="checkbox"/> mémorisation <input type="checkbox"/> mise à 0 <input type="checkbox"/> mise à 1 <input type="checkbox"/> basculement
Transition 3 →	1	0	<input type="checkbox"/> mémorisation <input type="checkbox"/> mise à 0 <input type="checkbox"/> mise à 1 <input type="checkbox"/> basculement
Transition 4 →	1	1	<input type="checkbox"/> mémorisation <input type="checkbox"/> mise à 0 <input type="checkbox"/> mise à 1 <input type="checkbox"/> basculement

II - 5 - En utilisant les modes de fonctionnement trouvés précédemment pour chacune des 4 transitions, complétez la colonne « **Entrée** » du tableau de la page 2, en indiquant les valeurs possibles [0, 1, ou ϕ lorsque les 2 valeurs sont possibles] pour chacune des entrées J et K des bascules.

II - 6 - A partir du tableau de la page 2, complétez ci-dessous les tableaux de Karnaugh et déterminez pour chacune des entrées J et K une équation en fonction de l'état des sorties Q_0 à Q_3 à l'étape n. Comme les entrées J et K contiennent des ϕ [c'est-à-dire indifféremment 0 ou 1] dans la description de leur état, l'utilisation des tableaux de Karnaugh est ici indispensable pour obtenir les équations logiques les plus simples :

Tableau de Karnaugh de J_0

		Q_0	0	1	1	0
		Q_1	0	0	1	1
Q_2	Q_3	0	0	1	1	
	0	0				
	1	0				
	1	1				
0	1					

$J_0 =$
 =
 =

Tableau de Karnaugh de K_0

		Q_0	0	1	1	0
		Q_1	0	0	1	1
Q_2	Q_3	0	0	1	1	
	0	0				
	1	0				
	1	1				
0	1					

$K_0 =$
 =
 =

Tableau de Karnaugh de J_1

		Q_0	0	1	1	0
		Q_1	0	0	1	1
Q_2	Q_3	0	0	1	1	
	0	0				
	1	0				
	1	1				
0	1					

$J_1 =$
 =
 =

Tableau de Karnaugh de K_1

		Q_0	0	1	1	0
		Q_1	0	0	1	1
Q_2	Q_3	0	0	1	1	
	0	0				
	1	0				
	1	1				
0	1					

$K_1 =$
 =
 =

Tableau de Karnaugh de J_2

		Q_0	0	1	1	0
		Q_1	0	0	1	1
Q_2	Q_3	0	0	1	1	
	0	0				
	1	0				
	1	1				
0	1					

$J_2 =$

Tableau de Karnaugh de K_2

		Q_0	0	1	1	0
		Q_1	0	0	1	1
Q_2	Q_3	0	0	1	1	
	0	0				
	1	0				
	1	1				
0	1					

$K_2 =$

=

=

=

=

Tableau de Karnaugh de J_3

		Q_0	0	1	1	0
		Q_1	0	0	1	1
Q_2	Q_3					
0	0					
1	0					
1	1					
0	1					

Tableau de Karnaugh de K_3

		Q_0	0	1	1	0
		Q_1	0	0	1	1
Q_2	Q_3					
0	0					
1	0					
1	1					
0	1					

$J_3 =$

$K_3 =$

=

=

=

=

II - 7 - Complétez en haut de la page 2 la structure de base du séquenceur, afin que chaque entrée J et K correspondent à son équation logique trouvée précédemment.

III - Simulation du séquenceur

Nous allons maintenant simuler le séquenceur dans le logiciel de simulation Proteus, afin de vérifier s'il répond bien au cahier des charges énoncé page 1.

III - 1 - Saisissez le schéma du séquenceur dans le logiciel Proteus, en utilisant le circuit 4027 de la librairie CMOS pour les bascules JK, et en utilisant les circuits suivants pour les portes logiques :

Fonction logique	→	ET-NON	OU-NON	ET	OU	OU-exclusif
Avec 2 entrées	→	4011	4001	4081	4071	4070
Avec 3 entrées	→	4023	4025	4073		
Avec 4 entrées	→	4012	4002	4082	4072	

III - 2 - Connectez sur le signal d'horloge H un générateur DCLOCK et configurez sa fréquence à 1 Hz.

III - 3 - Connectez une sonde de tension sur l'entrée H et sur chaque sortie du séquenceur, renommez chaque sonde [H pour l'entrée, R V J et B pour les sorties] et liez les 5 sondes à un graphe DIGITAL.

III - 4 - Configurez la durée totale du graphe afin de pouvoir observer un cycle entier du séquenceur, puis lancer la simulation.

III - 5 - Comparez les chronogrammes obtenus à l'écran avec le fonctionnement attendu du séquenceur. En cas d'incohérences, vérifiez les équations logiques des entrées J_n et K_n et le câblage des composants sur l'ordinateur, puis recommencez la simulation jusqu'à obtenir les chronogrammes répondant au cahier des charges de la rampe de spots.

Remarques :

- * pour forcer l'état des bascules au démarrage, on pourra donner une impulsion sur les entrées asynchrones R et S grâce au générateur DPULSE [Mode gadgets + Générateur].
- * Pour fixer à 0 les entrées asynchrones inutilisées, on pourra utiliser le générateur DSTATE.